文章编号:1002-2082(2010)05-0705-04

基于Nios Ⅱ的OLED显示驱动技术研究

蒋芳芳[1]，赵 亮[2]，陶 嫄[2]，钱芸生[2]
(1. 南京铁道职业技术学院 铁道动力与电气工程学院，江苏 南京 210015；
2. 南京理工大学 电子工程与光电技术学院，江苏 南京 210094)

摘 要：为了利用有机发光二极管(OLED)显示屏显示字符及图形，对基于Nios Ⅱ技术的OLED显示驱动进行了研究。利用FPGA开发环境编写SVGA时序的Verilog HDL程序，设计了适合EMA-100080型SVGA+主动矩阵OLED微型OLED显示屏的SVGA接口；利用Nios Ⅱ集成开发环境编写C语言程序/控制字符、图形的生成及传输，协调Nios Ⅱ和FPGA之间数据传输。经调试及验证，表明OLED屏能够显示特定的字符及图形。

关键词：有机发光二极管；显示驱动；Nios Ⅱ；现场可编程门阵列；可编程片上系统
中图分类号：TN27；TN312.8 **文献标志码**：A

OLED display driver technique based on Nios Ⅱ

JIANG Fang-fang[1], ZHAO Liang[2], TAO Yuan[2], QIAN Yun-sheng[2]
(1. College of Railway Dynamics & Electrical Engineering Nanjing Institute of Railway Technology, Nanjing, 210015, China; 2. School of Electronic Engineering & Photoelectric Technology, Nanjing University of Science & Technology, Nanjing, 210094, China)

Abstract: In order to display characters and graphs by using organic light-emitting diode (OLED) display, a display driver technique based on Nios Ⅱ was designed. Verilog HDL was written in FPGA development environment to design the interface to support OLED displayer, C program was written in Nios Ⅱ IDE to control the generation and transmission of characters and graphs and coordinate the data transmission between FPGA and Nios Ⅱ processor. Finally, the designed driver was tested. It is shown that OLED display can operate properly.

Key words: organic light-emitting diode; display driver; Nios Ⅱ; FPGA; programmable chip

引言

OLED显示有十分广泛的应用市场，已用于数码相机、手机、移动通信、壁挂电视，同时OLED在军用领域有巨大应用前景，可用于飞机、坦克的数子与图像显示，还可用于军用移动通信装置的显示、夜视发光地图等[1-3]。由于微型OLED显示屏体积小，且高低温特性好，用于轻型瞄具的显示屏尤其合适。

Nios Ⅱ是一个用户可配置的通用32位RISC嵌入式处理器，是由Altera公司于2006年6月推出的高性能处理器[4]。具有32位指令集、数据通路、地址空间及超过200 DMIPS性能，并拥有很大的灵活性，可以在多种系统设置组合中进行选择，满足成本和功能的要求。采用Nios Ⅱ处理器进行设计，有助于延长产品生命周期。随着FPGA的不断发展及其价格的下降，FPGA可编程逻辑设计的应用优势越来越明显。SOPC(system on programmable chip，可编程片上系统)正是为了适合市场需求而由Altera公司提出来的一种灵活、高效的SOC解决方案，它集合了FPGA可编程优点

收稿日期：2009-10-23； **修回日期**：2010-06-27
作者简介：蒋芳芳(1962—)，男，江苏丹阳人，工学硕士，讲师，主要从事自动控制和电子技术方面的教学和研究工作。
E-mail：jff200544@yahoo.com.cn

及Nios Ⅱ处理器可配置的优点。本文利用FPGA编写硬件描述语言合成同步信号和控制信号向OLED显示屏提供SVGA时序,通过Nios Ⅱ处理器软件编程提供字符及图形数据信号驱动显示OLED显示屏。本设计方法只需利用FPGA即可实现数字信号输出,最后通过视频转换芯片ADV7125将数字信号转换成所需的模拟信号来驱动OLED显示屏。系统不需要额外的芯片,提高了整个系统的可靠性。

1　原理

1.1　OLED及SVGA显示原理

OLED的驱动方式分为主动式驱动(AM-OLED有源驱动)和被动式驱动(PM-OLED无源驱动)。被动式驱动采用简单矩阵的驱动形式,若不添加外部调制处理电路则会引起交叉效应。所谓交叉效应是一种未被选址的单元也可能发光的一种现象。主动式驱动的每个像素配备具有开关功能的低温多晶硅薄膜晶体管(low temperature poly-Si thin film transistor, LTP-Si TFT),而且每个像素配备一个电荷存储电容,外围驱动电路和显示阵列整个系统集成在同一玻璃基板上。

本文所用的OLED屏是EMA-100080型SVGA+主动矩阵OLED微型显示屏[5],其显示分辨率为852×600像素,像素尺寸15 μm,可视区域12.78 mm×9 mm具有每种颜色256级灰度,对比度大于100∶1,操作温度在−40℃至+85℃之间。其R、G、B输入符合VESA VSIS标准。

SVGA格式信号在行扫描和场扫描信号的控制下进行显示。像素时钟采用40 MHz,行周期为26.4 μs即37.879 kHz,场周期为16.58 ms即60.317 Hz。SVGA的行、场时序图如图1所示。图1(a)表示行控制信号时序,一行(图中T)共有1 056个像素,其中包括行同步前肩(图中A,40个像素)、行同步(图中B,128个像素)、行同步后肩(图中C,88个像素)和有效图像区(图中D,800个像素),行同步前肩、行同步和行同步后肩组成行消隐E,共256个像素;图1(b)表示场控制信号时序,一场(图中T)共有628行,其中包括场同步前肩(图中O,1行)、场同步(图中P,4行)、场同步后肩(图中Q,23行)和有效图像区(图中R,600行),场同步前肩、场同步和场同步后肩组成场消隐S,共28行。视频合成时需要提供行、场的复合同步和复合消隐信号。

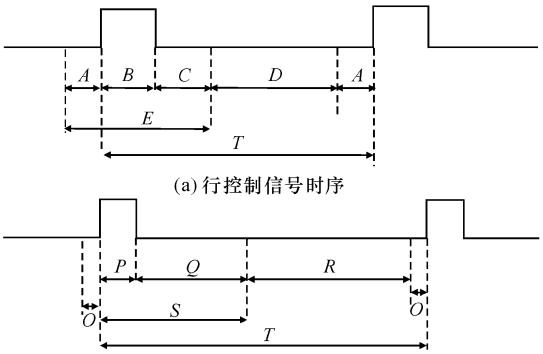


图1　SVGA的行、场时序图

Fig. 1　Horizontal and vertical timing diagram for SVGA

1.2　Nios Ⅱ字符及图形显示原理

使用Nios Ⅱ IDE集成开发环境,设计C/C++应用程序代码,本设计以在OLED屏幕4个顶角上显示"中国南京"4个字符为例,每个字符为16×16像素并且按行取模,如图2所示。图2按行取模后的数据即为

0×01,0×00,0×01,0×00,0×21,0×08,0×3F,0×FC,0×21,0×08,0×21,0×08,0×21,0×08,0×21,0×08,0×3F,0×F8,0×21,0×08,0×01,0×00,0×01,0×00,0×01,0×00,0×01,0×00,0×01,0×00

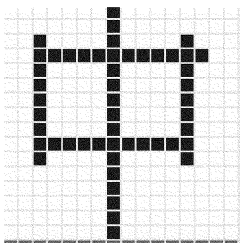


图2　"中"的取模方式

Fig. 2　The character "中" by 16 pixel×16 pixel

另外,本文还要显示十字分化线,并且该分化线可以通过外部键盘的输入来实时控制位置的变换。外部键盘控制十字分化线的中心坐标位置,由Nios Ⅱ响应该输入,并将处理后的数据传送至FPGA。

本文通过FPGA来控制4个顶角的状态,当4个顶角被选定时,由Nios Ⅱ向FPGA输入字符数据,以供显示所有。同时Nios Ⅱ处理器通过定制PIO接口响应外部键盘的输入,将键盘的输入量经处理后输送至FPGA,以供十字分化线的产生。系统显示原理框图如图3所示。

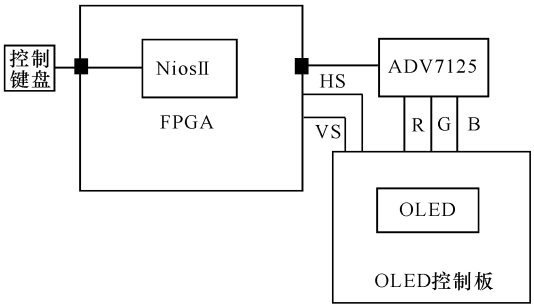


图3　系统显示原理框图

Fig. 3　Block diagram of display module

FPGA 将数据信号、行、场复合同步信号、复合消隐信号等输出至ADV7125 视频转换芯片,该芯片再将输入的数字信号转换成RGB 的模拟信号,FPGA 并提供行、场同步信号HS 和VS 给OLED 控制板,供OLED 控制板来驱动OLED 显示屏。

2　系统设计

2.1　FPGA 模块的实现

本文采用自顶向下的模块设计思想,将系统分成时钟模块、驱动接口模块、配置模块、数据处理输出模块。时钟模块用来产生Nios Ⅱ工作时钟、模块间通信时钟、ADV7125 工作时钟。驱动接口模块用来提供SVGA 格式视频的行、场同步信号、消隐信号等和配置模块用来建立Nios Ⅱ和FPGA 之间通信,Nios Ⅱ以SRAM 存储数据的形式向FPGA 提供数据,即建立一个双口RAM,一边Nios Ⅱ可以向双口RAM 写入数据,一边FPGA 可以读出双口RAM 中的数据。同时该模块控制OLED 4 个顶角的状态。数据处理输出模块用来响应Nios Ⅱ传送过来的数据,读出双口RAM 中的数据,即字符数据和十字分化线坐标数据,并对其进行适当的处理,也可以产生固定的图形,如中心十字分化线,最后输出数字信号,供ADV7125 转换使用。

2.2　Nios Ⅱ软硬件的实现

利用SOPC Builder 软件选取合适的CPU、存储器以及外围器件(如片内存储器、PIO、定时器、UART 等),并定制和配置它们的功能;分配外设地址及中断号;设定复位地址;最后生成SOPC 系统。

使用Nios Ⅱ IDE 设计C/C++应用程序代码,配置“中国南京”字库,通过编写字库转换程序向FPGA 提供具体的数据,编写按键处理程序及中断处理程序以响应键盘控制。

3　实验结果

设计使用Altera 公司的FPGA 和Quartus Ⅱ 8.1开发软件,设计PCB 电路板。FPGA 的SVGA 接口时序仿真结果如图4 所示,可以说明该模块工作是正确的,整个系统的实物图、上电调试及屏幕显示结果如图5 所示。

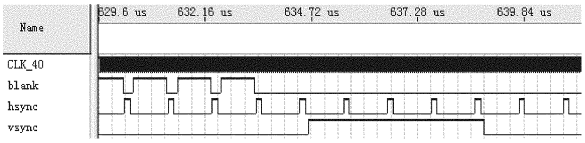
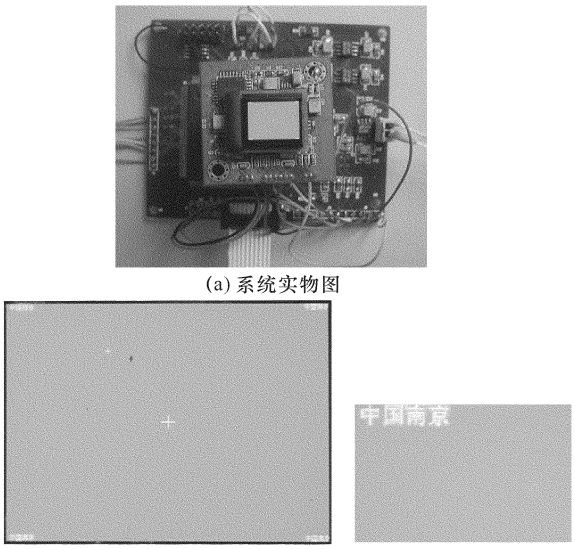


图4　SVGA 时序图

Fig. 4　SVGA timing



(a) 系统实物图

(b) OLED屏显示结果　　(c) 左上角放大的显示结果

图5　上电调试结果

Fig. 5　Test results of the system

4　结论

利用Cyclone 芯片的FPGA 合成了ADV7125 的各种控制信号,用较为简单的方法完成了SVGA 显示模块的设计。实验证明:本设计可以输出SVGA 接口信号,适用于包括OLED 显示器在内的各种SVGA 规格的显示器。Nios Ⅱ处理器成功地响应键盘的操作并向FPGA 提供字符及坐标数据,完成了整个系统的设计。经验证,设计是正确的,OLED 屏幕上按预期要求显示出了字符及特定图形。

参考文献:

[1]　薛重阳,尹东辉,陈志良.OLED 彩屏显示驱动芯片控制电路的设计[J].半导体技术,2009,34(5):459-462.
XUE Chong-yan, YIN Dong-hui, CHEN Zhi-liang.

Design of display driver chip for color OLED[J]. Semiconductor Technology, 2009, 34(5): 459-462. (in Chinese with an English abstract)

[2] 常天海, 彭双庆. OLED应用技术的进展[J]. 真空与低温, 2008, 14(2): 115-118.
CHANG Tian-hai, PENG Shuang-qing. The progress of application technology about the OLED [J]. Vacuum & Cryogenics, 2008, 14(2): 115-118. (in Chinese with an English abstract)

[3] 田海燕, 李焱. 基于P89LPC936控制的OLED屏设计[J]. 兵工自动化, 2009, 28(5): 76-78.
TIAN Hai-yan, LI Yan. Design of OLED based on P89LPC936 microcontroller[J]. Ordnance Industry Automation, 2009, 28(5): 76-78. (in Chinese with an English abstract)

[4] 李兰英. NiosII嵌入式软核SOPC设计原理及应用[M]. 北京航空航天大学出版社, 2006.
LI Lan-ying. Nios Ⅱ soft core embedded system design principle and application of SOPC [M]. Beijing University of Aeronautics and Astronautics Press, 2006. (in Chinese)

[5] Emagin Inc. SVGA+852×600 low power color amoled micro-display user specification[G]. [S. l.]: Emagin Inc., 2001.